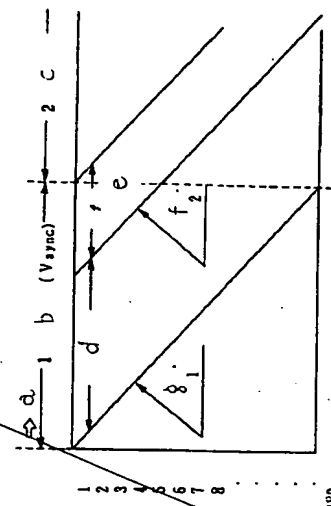


(54) DRIVING METHOD FOR DISPLAY DEVICE

- (11) 5-61436 (A) (43) 12.3.1993 (19) JP
 (21) Appl. No. 3-222903 (22) 3.9.1991
 (71) FUJITSU LTD (72) GIICHI KANAZAWA(1)
 (51) Int. Cl.⁵ G09G3/28, G09G3/36

PURPOSE: To prevent the double print of a moving image(for example, cursor move) and that of a contour, etc., from occurring in the driving method of a display device which performs memory display.

CONSTITUTION: A display period where the rewrite of display data for the display element of a line at every line sequentially is performed, and a display interruption period where erasure operations for all the display elements of the line at every line are performed are set in each frame period, or, the display period and the display interruption period are set alternately at every frame.



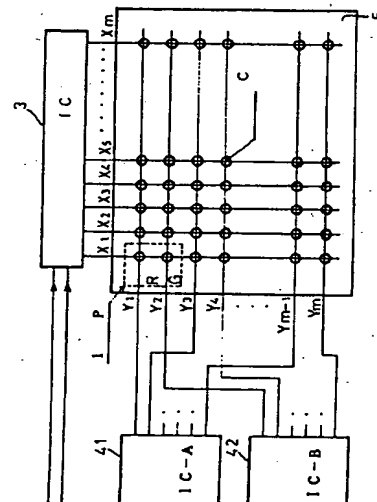
a: time, b: first frame, c: second frame, d: display period, e: display interruption period, f: 1-480 lines, g: first scan line, h: second scan line

(54) METHOD AND DEVICE FOR CHROMATICITY MODULATION OF COLOR PLASMA DISPLAY

- (11) 5-61437 (A) (43) 12.3.1993 (19) JP
 (21) Appl. No. 3-219436 (22) 30.8.1991
 (71) FUJITSU LTD (72) GIICHI KANAZAWA
 (51) Int. Cl.⁵ G09G3/28

PURPOSE: To adjust the brightness and chromaticity in the case of color mixture of each discharge cell in a color plasma display with comparatively simple means.

CONSTITUTION: The number of times of discharge maintaining pulses to be applied is set variably at every discharge cell group emitting in the same luminous color in each picture element P in a panel 5. Therefore, a maintaining pulse application circuit (for example, horizontal electrode drivers 41, 42) separated at every discharge cell group emitting in the same luminous color is provided, and the number of times of discharge maintaining pulses can be controlled variably at every separated maintaining pulse application circuit.



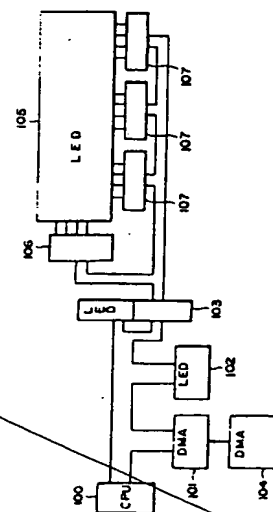
3: vertical electrode driver IC, C: discharge cell

(54) LED DYNAMIC LIGHTING SYSTEM

- (11) 5-61438 (A) (43) 12.3.1993 (19) JP
 (21) Appl. No. 3-244193 (22) 30.8.1991
 (71) NEC CORP (72) YOSHIKI NAKAMURA
 (51) Int. Cl.⁵ G09G3/32

PURPOSE: To reduce burden on the throughput of a CPU after the addition of hardware is reduced to a minimum in a method to control a LED matrix by a microcomputer.

CONSTITUTION: Dynamic lighting can be realized by setting data to be set on a row address latch circuit 106 and a column data latch circuit 107 which control the LED matrix on LED control information memory 102, and transferring it from a DMA control circuit 101 at the timing generated by a DMA timing generation circuit 104. At this time, the lighting time of the LED can be secured by setting dummy data with appropriate length not affecting on the row address latch circuit 106 and the column data latch circuit 107 between a row address and column data for one row.



103: LED control port

9990039 - (11)

(11)

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-61437

(43) 公開日 平成5年(1993)3月12日

(51) Int. Cl.⁵
G 0 9 G 3/28識別記号 庁内整理番号
K 9176-5 G
J 9176-5 G

F I

技術表示箇所

審査請求 未請求 請求項の数 2

(全 17 頁)

(21) 出願番号 特願平3-219436

(22) 出願日 平成3年(1991)8月30日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 金澤 義一

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 青木 朗 (外4名)

(54) 【発明の名称】 カラー・プラズマ・ディスプレイの色度変調方法およびその装置

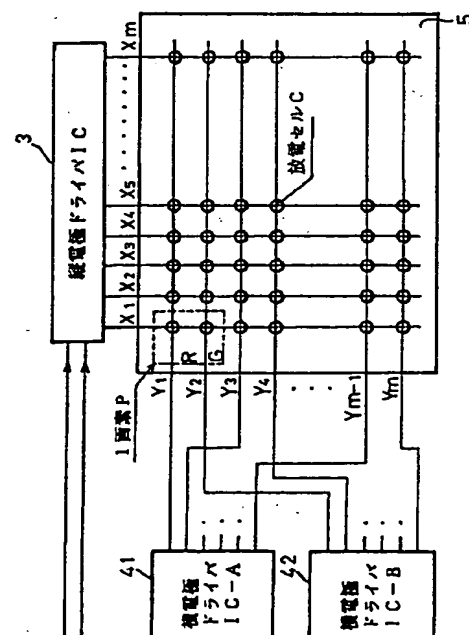
(57) 【要約】

【目的】 カラー・プラズマ・ディスプレイにおける各放電セルの輝度および混色時の色度を、比較的簡易な手段によって調整可能とすることを目的とする。

【構成】 パネル5内の各画素P中において同一の発光色で発光する放電セル群毎に、印加する放電維持パルスの回数が可変とされる。そのために該同一の発光色で発光する放電セル群毎に分離された維持パルス印加回路

(例えば横電極ドライバ41, 42)をそなえ、該分離された維持パルス印加回路毎に、放電維持パルスの回数が可変制御される。

本発明の第1実施例としてのカラー・プラズマ・ディスプレイ装置を示す図



【特許請求の範囲】

【請求項1】 1画素が異なる発光色で発光する複数の放電セルによって構成され、該画素がマトリックス状に多数配列されているカラー・プラズマ・ディスプレイであって、各画素中において同一の発光色で発光する放電セル群毎に、印加する維持パルスの回数を制御することによって、各画素内の上記複数の放電セルの発光による色の色度を全画面に亘り変化させようようにしたことを特徴とする、カラー・プラズマ・ディスプレイの色度変調方法。

【請求項2】 1画素が異なる発光色で発光する複数の放電セルによって構成され、該画素がマトリックス状に多数配列されているカラー・プラズマ・ディスプレイであって、各画素中において同一の発光色で発光する放電セル群毎に分離された維持パルス印加回路をそなえ、該分離された維持パルス印加回路毎に維持パルスの回数が制御されることにより、各画素内の上記複数の放電セルの発光による色の色度が全画面に亘り変化させられるようにしたことを特徴とする、カラー・プラズマ・ディスプレイの色度変調装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は1つの画素が互に異なるセル固有の発光色で発光する複数の放電セルによって構成され、このような画素がマトリックス状に多数配列されているカラー・プラズマ・ディスプレイ装置に関する。

【0002】

【従来の技術】 一般的に複色色の表示が可能なディスプレイ装置において、表示画素は赤(R)、緑(G)、青(B)の原色をそれぞれそなえた単位画素(セル)により構成されている。そしてこれらの3原色を組み合わせることで、8色の表示が可能となり、更に組み合わせの割合を変えることで、無限に近い色を出すことが可能となる。

【0003】 そしてカラー・プラズマ・ディスプレイ(例えば交流型・カラー・プラズマ・ディスプレイ)においても同様に、それぞれ原色を発光する複数の放電セルにより1画素が形成されている。そして特定の発光色を持つ蛍光体を放電セル内に配置し、放電によって放電空間内のガスが励起されて紫外線が発生し、該紫外線が蛍光体を励起することにより、その蛍光体固有の可視光が発生する。通常用いられる蛍光体は、赤、緑、青、白等の可視光を発生するものである。そしてこれらの色の組み合わせにより、黄色、紫等の色や、それらを適当な割合で混色することで、マルチカラー、フルカラー表示とよばれるような階調表示が可能となる。

【0004】 ここで混色による発光色の色度(外界物体からの光の色を数値表現したもの)を決める要因として以下の項目があげられる。まず単位セル(放電セル)毎

の蛍光体の発光色の色度、それぞれの単位セルの輝度、そして放電セルの構造上の問題から生ずるカラークロストーク(発光させるべきセルからの紫外線が、隣接する発光させないセルの蛍光体を励起し発光させてしまうために生ずる混色)等である。

【0005】 以上の項目を、パネル毎の色度のばらつきを押さえるという点からみると、次のようなことが言える。すなわち、単位セルの色度は、純粹に蛍光体の問題であるから、パネルを量産した場合でも、同一の蛍光体を使用すれば、同じ色度を再現できる。次に単位セルの輝度においては、蛍光体からの光がどれだけ外界に放たれるかにより、放電セルを形成する際や蛍光体を印刷する時のプロセス精度に起因することが大きい。また、カラークロストークの問題においても、ある程度は防げないが、セルの仕切り(障壁)の構造を如何に均一にするかにより、前者同様プロセス精度による。

【0006】 図12は従来技術としての交流型プラズマ・ディスプレイの基体構成を例示するもので、パネル5にはマトリックス状に放電セルCが配列されており、該放電セルC内で放電を生じさせるための縦電極 X_1 乃至 X_m および横電極 Y_1 乃至 Y_n には、それぞれ縦電極ドライバIC3および横電極ドライバIC4から、後述する図13で示されるような駆動波形を有する高圧出力が印加される。なお1は該各ドライバIC3および4に対する電源回路、2は該各ドライバIC3および4に対する制御回路であって、該制御回路2には水平および垂直同期信号や表示データ(1ライン毎にどの放電セルを発光表示させるかというデータ)などを含むインターフェース信号が入力され、このようにして外部から入力されたデータを揃えてどの放電セルを選択的に発光表示させるかのデータを何時どのラインの電極に出力させるか等の制御がなされる。

【0007】 図13は上記図12の装置における各駆動波形をタイミング図で例示するもので、1駆動サイクル(1水平同期期間)内の駆動波形が示されている。そして図13(A)は上記縦電極ドライバ3から、ある縦電極(X_n とする)に印加される縦電極波形中の1駆動サイクル分の駆動波形を示しており、図13(B)は上記横電極ドライバ4から、ある横電極(この場合放電セルに対する表示データの書き換えがなされるライン(この場合1ライン毎に順次表示データの書き換えがなされる)を意味しており、これを Y_n とする)に印加される横電極波形中の1駆動サイクル(そのラインに対する表示データの書き換えがなされる駆動サイクル)分の駆動波形を示している。

【0008】 該図13に示されるように該駆動波形はアドレス期間と維持放電期間に分れており、アドレス期間では、縦電極と横電極によって印加された書き込み電圧により該当行(ライン)の放電セルに対し、表示データに対応した書き込みを行う(換言すれば、表示データに

10

20

30

40

50

対応して、該当ラインの各放電セルに対し、書き込みを行うか否かが決定される。

【0009】すなわち、そのラインに対する表示データの書き換えがなされる駆動サイクルにおいては、先ず当該ラインの横電極波形 Y_n 。(図13(B))中に示される細幅消去パルスEPによって、前フレームでの維持放電を強制終了させるための消去放電がなされ(すなわち前フレームで発光していた当該ラインの放電セルを一旦すべて消し)、次いで当該ラインに書き込みパルスWPが印加される(なおMPは後述する維持パルスである)。そしてこのとき、ある縦電極波形 X_n 。(図13(A))に、表示データに相当するライトキャンセルパルスWCが出力されていない(すなわちWCがオフ)か、あるいは出力されている(すなわちWCがオン)かによって、当該ライン(横電極) Y_n と該縦電極 X_n との交点に位置する放電セルCに書き込みがなされる(すなわち放電発光させる)か、書き込みがなされない(すなわち消される)かが決定される。

【0010】なお、該縦電極波形 X_n および横電極波形 Y_n に示されるMPは維持パルスであって、上述したようにして上記放電セルCに書き込みがなされた場合には、該各電極に印加される維持パルスMP(当該ラインに対する表示データの書き換えがなされない駆動サイクルにおいては、当該ラインの横電極波形 Y_n にはアドレス期間はなく、単に所定周期で維持パルスMPのみが印加される)によってその放電状態が維持される(すなわち次回(次のフレーム)の該当ラインにおける上記アドレス期間でデータ書き換えが行われるか、あるいはその途中の過程で強制的に上記消去パルスEPが印加されるかしない限り、その放電状態が持続される)。一方、上述したようにして上記放電セルCに書き込みがなされなかった場合には、その後上記維持パルスMPが印加されても、維持放電はなされない(すなわち次回の該当ラインにおける上記アドレス期間でデータ書き換えが行われない限り、放電は起らない)。なお縦電極波形 X_n には各駆動サイクル毎にアドレス期間があり、その際上記ライトキャンセルパルスWCが出力されていないか否かによって、そのとき書き換えがなされているライン Y_n における各放電セルに、データの書き込みがなされるか否かが決定される。

【0011】図13(C)は上記駆動サイクルにおいて該当セルに表示データを書き込む場合(すなわち上記ライトキャンセルパルスWCがオフの場合)のセル電圧波形($Y_n - X_n$)を示しており、また図13(C')は上記該当セルに表示データを書き込まない場合(すなわち上記ライトキャンセルパルスWCがオンの場合)のセル電圧波形($Y_n - X_n$)を示している。

【0012】すなわち上記図13(C)の場合には、上記パルスWCがオフとされているため、上記書き込みパルスWPを印加することによって、当該放電セルの電極

上に誘電体層を介して(すなわち誘電体層表面上に)電荷(壁電荷)が蓄積される(すなわち図13(C)の時点Tで放電開始電圧を越えてセルに書き込み放電を生じ壁電荷が形成される)。これにより次に維持パルスMPが印加された場合には、上記ドライバIC3又は4より加えられた維持電圧(維持パルスの電圧)と上記壁電荷による電位とがセル内部で加算され、実効電圧としては上記放電開始電圧を超え(すなわち書き込みパルスWPに対応する電圧となり)、放電が起きる。そしてこの維持パルスMPを極性を反転させながら印加することで、放電が持続し、発光が繰り返されトータルで大きな輝度になる。そしてこの維持放電(維持パルスによる放電)は、上述したように次回(次のフレーム)の該当ラインにおける上記アドレス期間において表示データの書き換えが行われるか、あるいはその途中の段階で強制的に当該ラインに消去パルスEPが印加されるかしない限り、持続されることになる。

【0013】一方、上記図13(C')の場合には、上記パルスWCがオンとされているため、該図13(C')の時点Tで当該セルの実効電圧が(WP-WC)(図13(C')にNWPとして示す)となって書き込みに必要な電圧に達せず、当該セルへの書き込みは行われない、したがってその後維持パルスMPが印加されても、上述したように、該維持パルスによる維持放電はなく、次回(次のフレーム)の該当ラインにおける上記アドレス期間において表示データの書き換えが行われない限り、当該セルでの放電は起らない。

【0014】なお上記図13では、各ライン毎に、表示データの書き換えがなされる駆動サイクルのアドレス期間において、一旦消去パルスEPによって前フレームでの維持放電を強制的に終了させ、次いで今回のフレームで当該ラインにおける必要な放電セルのみに表示データを書き込んで、当該セルでの放電を行わせるような駆動波形を示しているが、その代りに上記アドレス期間において一旦当該ラインにおけるすべての放電セルに表示データを書き込み、次いで同一アドレス期間内で当該ラインにおいて必要な放電セルを消すようにすることもできる。

【0015】ところで上述したように、ディスプレイ装置間の混色時の色度や輝度は、パネルを製造する際の、プロセス精度に大きく起因する。更にパネルの大画面化、高精細化に伴い、これらの要因が大きくばらつくことも考えられる。同等な色度や輝度のディスプレイ装置を作り出すことは、品質の面だけではなく、装置そのものの価値を問われる大きな課題となっている。

【0016】ディスプレイ装置の用途として、小規模なパネルを数枚組み合わせて、1つの装置を構成することがある。その場合には、パネルの輝度、色度の違いは大きな問題点である。ただ階調表示(1つのフレームを時間比率の異なる複数のサブフィールドに分割して、任意の

10

20

30

40

50

サブフィールドを選択して点灯制御する)の技術を適用することで、各原色の輝度を調整し、全体として混色時の輝度、色度を制御することは可能である。しかし、階調表示のためには、複雑な制御回路を必要とするため、コストアップにつながり、3~8色程度の表示を行う装置への適用は困難である。

【0017】次に輝度、色度のパネル間のばらつきについて説明する。一般に交流型・カラー・プラズマ・ディスプレイの放電セルは、仕切り(障壁)により隣接のセルから分離されている。それらの障壁は2枚のガラス基板の何れか一方又は、両方に形成される。そしてその表示面側(障壁内部)に蛍光体が塗布され、セル毎に塗り分けてある。蛍光体の塗布は印刷で行なわれる場合が多い。この場合、1度に1種類の蛍光体の印刷を行うため、2原色をもつパネルでは2度、3原色の場合は3度印刷が行われる。そのため1回毎の蛍光体の印刷はパネルの全面に亘り均一にすることが可能でも1回目に印刷された蛍光体と、2回目の蛍光体との膜厚の比率を、パネル毎に一定にすることが困難な場合が多い。このような蛍光体の膜厚は輝度(単色の明るさ)に影響を与え、それが混色した場合の色度のばらつきの要因となる。

【0018】しかしながら、現状の回路構成では、上記階調表示の技術を適用しない限り、異なる発光色のセル毎に輝度を変えることはできず、したがって上述したように、パネル全面に亘る原色の輝度の比率が、個々のパネルでばらつく場合、混色時の色度を補正する簡易な手段が存在しないという問題点があった。

【0019】

【発明が解決しようとする課題】本発明はかかる課題を解決するためになされたもので、比較的簡易な手段によって輝度、更には混色時の色度を調整することを可能とし、パネル製造時のプロセス精度をそれほど向上させなくても、輝度、色度のパネル間のばらつきをなくすようにしたものである。

【0020】

【課題を解決するための手段】上述したように、プラズマ・ディスプレイにおいては、瞬時の放電およびそれによる発光が繰返し起きる。ここで1度の放電で発生する光の量は一定であるため、単位時間(例えば1フレーム時間)当たり何度の放電を起すかにより、トータルの輝度を決めることができる。

【0021】本発明はかかる動作原理を利用したもので、その第1の形態の発明として、1画素が異なる発光色で発光する複数の放電セルによって構成され、該画素がマトリックス状に多数配列されているカラー・プラズマ・ディスプレイであって、各画素中において同一の発光色で発光する放電セル群毎に(例えば同一の原色で発光する放電セル群毎に)、印加する維持パルス(放電維持パルス)の回数を制御することによって、各画素内の上記複数の放電セルの発光による色の色度を全面に亘

り変化させようようにしたことを特徴とする、カラー・プラズマ・ディスプレイの色度変調方法が提供される。

【0022】またその第2の形態の発明として、1画素が異なる発光色で発光する複数の放電セルによって構成され、該画素がマトリックス状に多数配列されているカラー・プラズマ・ディスプレイであって、各画素中において同一の発光色で発光する放電セル群毎に(例えば同一の原色で発光する放電セル群毎に)分離された維持パルス(放電維持パルス)印加回路をそなえ、該分離された維持パルス印加回路毎に維持パルスの回数が制御されることにより、各画素内の上記複数の放電セルの発光による色の色度が全面に亘り変化させられるようにしたことを特徴とする、カラー・プラズマ・ディスプレイの色度変調装置が提供される。

【0023】

【作用】上記構成によれば、各画素中において同一の発光色で発光する放電セル群毎に、印加する維持パルスの回数を制御することによって、またそのための装置として、該同一の発光色で発光する放電セル群毎に分離された維持パルス印加回路をそなえ、該分離された維持パルス印加回路毎に維持パルスの回数が制御されることによって、輝度、更には混色時の色度を調整することができる。

【0024】

【実施例】図1は本発明の第1実施例としてのカラー・プラズマ・ディスプレイ装置の回路構成を示すもので、2原色(赤、緑)のセルで1画素Pが構成されている3色表示(赤、緑、両者の混色である黄色)をするディスプレイ装置について本発明を適用したものである。この実施例ではパネルの画素構成は、縦方向に2原色セルR、Gが配列されている。すなわち各画素中における赤色発光する放電セルRは奇数ライン Y_1, Y_3, \dots, Y_{m-1} に配列されており、一方緑色発光する放電セルGは偶数ライン Y_2, Y_4, \dots, Y_m に配列されている。そして該奇数ラインに対応する横電極には第1の横電極ドライバIC-A41からの高圧駆動出力が印加され、一方該偶数ラインに対応する横電極には第2の横電極ドライバIC-B42からの高圧駆動出力が印加されるように構成される。なお以下の図面で、上記図12又は図13と対応する部分には同一の符号が付されている。

【0025】図2は上記図1の装置における各駆動波形をタイミング図で例示するもので、図13の場合と同様に1駆動サイクル内の駆動波形が示されている。すなわち図2(A)は上記縦電極ドライバ3から、ある縦電極(X_n とする)に印加される縦電極波形中の1駆動サイクル分の駆動波形を示しており、図2(B)は上記横電極ドライバ41から、ある横電極(この場合、放電セルに対する表示データの書き換えがなされる奇数ラインを意味しており、いま該ラインが Y_1 であるとする)に印加される横電極波形中の1駆動サイクル(そのラインに

対する表示データの書き換えがなされる駆動サイクル) 分の駆動波形を示しており、同様に図2(C)は上記横電極ドライバ42から、ある横電極(この場合、放電セルに対する表示データの書き換えがなされる偶数ラインを意味しており、いま該ラインが Y_2 であるとする)に印加される横電極波形中の1駆動サイクル(そのラインに対する表示データの書き換えがなされる駆動サイクル) 分の駆動波形を示している。

【0026】また図2(D)は上記駆動サイクルにおいて該当セル(横電極 Y_1 と縦電極 X_n との交点に位置する放電セル)にドライバ3および41によって書き込みがなされる場合(すなわちライトキャンセルパルスWCがオフの場合)のセル電圧波形($Y_1 - X_n$)を示し、一方図2(E)は上記駆動サイクルにおいて該当セル(横電極 Y_2 と縦電極 X_n との交点に位置する放電セル)にドライバ3および42によって書き込みがなされる場合のセル電圧波形($Y_2 - X_n$)を示している。なお図2(D)、図2(E)は上述したようにそれぞれ($Y_1 - X_n$)、($Y_2 - X_n$)に相当するが、該図中では図2(A)、図2(B)、図2(C)(それぞれ X_n 、 Y_1 、 Y_2 に対応)に比し、横方向に拡大して示されている。

【0027】上述したように、そのラインに対するデータの書き換えがなされる駆動サイクルにおいては、該ラインに印加される横電極波形はアドレス期間と維持放電期間に分れており、前者の機能は図13で説明したのと同様である。一方、維持パルスMPを発生するドライバIC(本実施例では横電極ドライバIC)は、奇数ライン(Y_1 、 Y_3 、 $\dots Y_{m-1}$)用と偶数ライン(Y_2 、 Y_4 、 $\dots Y_m$)用とに分離されているため、それぞれのライン用のドライバIC(41および42)からそれぞれのライン(奇数ラインおよび偶数ライン)に、異なる回数の維持パルスMPを印加することが可能となる。

【0028】そして図2(B)および図2(D)に示されるように奇数ラインに加わる維持放電パルスMPは10回に1度間引かれている(図中においてMP'は維持パルスが間引かれていることを示す)ため、維持放電は図2(D)中で矢印の発光点として示されるように、維持放電期間中に(すなわちアドレス期間を除いて)18回生ずる(図2(D)中には14個の矢印しか示されていないが、上述したように該図2(D)が図2(A)乃至図2(C)に比して横方向に拡大されて示されており、実際にはこの例では18回生ずる)。そして維持パルスMPは交流的に交互に、極性を反転させながら加えなければ放電しないので、連続して同極性の維持パルスが印加された場合は(図2(D)中に*印で示す)、2度目以降のパルスでは放電は起らない。一方、偶数ラインに加わる維持放電パルスMPは間引かれていないので、維持放電は、上記維持放電期間中に20回生ずる(この場合も図2(E)中には16個の矢印しか示され

ていないが、上述した理由で、実際にはこの例では20回生ずる)。したがって結局、奇数ラインと偶数ラインにそれぞれ対応する放電セルの輝度の比率はこの場合ほぼ9:10となり、したがって赤と緑の混色の比率もほぼ9:10となる。

【0029】以上のようにして奇数ラインおよび偶数ラインのうちどちらか一方、もしくは両方の維持パルスを適度に間引くことにより、単色発光の場合の輝度および混色の比率を任意に選択でき、色度を調整することが可能となる。なおこの場合、1フレーム期間に亘って、当該ラインに対するデータの書き換えが行われる駆動サイクルのみならず、当該ラインに対する全駆動サイクルについて上記維持パルスの間引きを行ってもよく、また逆に例えば所定の駆動サイクル(例えば上記したような当該ラインに対するデータの書き換えが行われる駆動サイクル)のみについて上記維持パルスの間引きを行うこともできる。

【0030】図11は上記所定ラインに対する維持パルスの間引きの回数を任意に調整するための具体例を示すもので、アンドゲートANDの一方側入力端子には、例えば駆動波形成パルスジェネレータから上記維持パルスの間引きのなされていない駆動波(例えば横電極駆動波)が入力され、一方該アンドゲートANDの他方側入力端子には、例えば常時ハイレベルとなっており、上記維持パルスの間引きを行う期間だけロウレベルとなるような制御パルスを入力させることによってその出力側から対応するドライバに対し、所定回数だけ維持パルスが間引かれた駆動波を供給することができる。そして該維持パルスの間引かれる回数は、該制御パルスのロウレベル期間の長さによって調整することができ、また該制御パルスのロウレベル期間の長さの調整には、例えば手動式の半固定のボリュームを使用し、そのボリューム位置(抵抗値)によって任意に可変とすることができる。なお上記維持パルスの間引きにあたっては、図中に示されるように必ずしも維持放電期間の中間部で間引く必要はなく、該維持放電期間の初期あるいは終期付近で所定回数だけ間引くようにしてもよい。

【0031】図3は本発明の第2実施例としてのカラー・プラズマ・ディスプレイ装置の回路構成を示すもので、3原色(赤、緑、青)のセルで1画素Pが構成されている7色表示(無点灯の黒色を含めると8色)をするディスプレイ装置について本発明を適用したものである。この実施例ではパネルの画素構成は、縦方向に3原色セルR、G、Bが配列されている。すなわち各画素中における赤色発光する放電セルRは各ライン(Y_1 、 Y_4 、 $\dots Y_{m-2}$)に配列されていて、第1の横電極ドライバIC-A41からの高圧駆動出力が印加され、また緑色発光する放電セルGは各ライン(Y_2 、 Y_5 、 $\dots Y_{m-1}$)に配列されていて、第2の横電極ドライバIC-B42からの高圧駆動出力が印加され、更に青色発光す

る放電セルBは各ライン ($Y_3, Y_6, \dots Y_m$) に配列されていて、第3の横電極ドライバIC-C43からの高圧駆動出力が印加される。このように横電極のドライバICを3系統に分離し、それぞれ異なる間引きのなされた維持パルスに対応するラインに印加しうるようにされる。

【0032】図4および図5は、上記図3の装置における各駆動波形をタイミング図で例示するもので、上記図2の場合と同様の考え方で各駆動波形が示されている。すなわち上記3系統の横電極ドライバのうち、第1の横電極ドライバ41から対応ライン (例えば Y_1) に印加される維持パルスMPは間引かれていないが、第2の横電極ドライバ42から対応ライン (例えば Y_2) に印加される維持パルスMPは10回に1度間引かれており、また第3の横電極ドライバ43から対応ライン (例えば Y_3) に印加される維持パルスMPは10回に2度間引かれている (図4中のMP' 参照)。

【0033】したがって維持放電は、図5の (E), (F), (G) 中でそれぞれ矢印の発光点として示されるように、例えばライン Y_1 に対応するセルでは維持放電期間中に上述した理由により20回生ずるのに対し、例えばライン Y_2 に対応するセルでは該維持放電が18回生じ、また例えばライン Y_3 に対応するセルでは該維持放電が16回生ずる。このようにして該3原色 (赤、緑、青) の輝度の比率および混色の比率を、ほぼ10:9:8にすることができる。

【0034】図6は本発明の第3実施例としてのカラー・プラズマ・ディスプレイ装置の回路構成を示すもので、1画素内における3原色セルR, G, Bが横方向に配列されているディスプレイ装置について本発明を適用したものである。すなわち各画素中における赤色発光する放電セルRは各ライン ($X_1, X_4, \dots X_{m-2}$) に配列されていて、第1の縦電極ドライバIC-A31からの高圧駆動出力が印加され、また緑色発光する放電セルGは各ライン ($X_2, X_5, \dots X_{m-1}$) に配列されていて、第2の縦電極ドライバIC-B32からの高圧駆動出力が印加され、更に青色発光する放電セルBは各ライン ($X_3, X_6, \dots X_m$) に配列されていて、第3の縦電極ドライバIC-C33からの高圧駆動出力が印加される。このように縦電極のドライバICを例えば3系統に分離し、それぞれ異なる間引きのなされた維持パルスに対応するラインに印加することもできる。

【0035】図7および図8は、上記図6の装置における各駆動波形をタイミング図で例示するもので、上記3系統の縦電極ドライバのうち、第1の縦電極ドライバ31から対応ライン (例えば X_1) に印加される維持パルスMPは間引かれていないが、第2の縦電極ドライバ32から対応ライン (例えば X_2) に印加される維持パルスMPは10回に1度間引かれており、また第3の縦電極ドライバ33から対応ライン (例えば X_3) に印加さ

れる維持パルスMPは10回に2度間引かれている。

【0036】したがって維持放電は、図8の (E), (F), (G) 中で示されているように、例えばライン X_1 に対応するセルでは維持放電期間中に上述したように20回生ずるのに対し、例えばライン X_2 に対応するセルでは該維持放電は18回生じ、また例えばライン X_3 に対応するセルでは該維持放電は16回生ずる。このようにしてこの例でも、該3原色 (赤、緑、青) の輝度の比率および混色の比率を、ほぼ10:9:8にすることができる。

【0037】また (縦2) × (横2) セルの計4セルで1画素が構成されたパネルにおいては、上述した手段を組合せ、縦電極および横電極をともに、分割構成のドライバで駆動し、上述したようにして維持パルスの回数を制御することにより、各単色セルの輝度および混色した場合の色度を調整することができる。図9は本発明の第4実施例としてのカラー・プラズマ・ディスプレイ装置として、面放電型の3電極構造のものに本発明を適用した場合の回路構成を示している。また図10は、上記図9の装置における放電セル部分の詳細な構成を示している。そして上記図9に示される縦電極ドライバ3は上記アドレス期間にライトキャンセルパルスWCを発生するのみであり (すなわち該放電セルに書き込みを行うか否かによって該パルスWCがオフ又はオンとなる)、一方共通電極ドライバ44は上記維持放電期間に上記維持パルスMPを発生するのみであり、該維持パルスはパネル5上の全放電セルに共通に印加される。一方横電極ドライバは上記図3の実施例に示されるように3系統のドライバ41, 42, 43に分割されており、図4および図5で説明したのと同様の駆動波が、それぞれ赤色発光セルRに対応するライン ($Y_1, Y_4, \dots Y_{m-2}$)、緑色発光セルGに対応するライン ($Y_2, Y_5, \dots Y_{m-1}$)、および青色発光セルBに対応するライン ($Y_3, Y_6, \dots Y_m$) に別個に印加されている。そして各放電セルにおける維持放電は上記図10に示される横電極ドライバへ接続される電極と共通電極ドライバへ接続される電極との間で生起する。

【0038】したがってこのような面放電型の3電極構造のパネルであっても、共通でない維持放電電極のドライバ (すなわち横電極ドライバ) を複数系統 (図9の場合は3系統) に分割構成することで、画素P内のセル (R, G, Bなど) が縦方向に配列されたパネルであれば、上述したようにして各横電極ドライバからの維持パルスの回数を制御することにより、本発明を適用して上記輝度、色度の調整を行うことができる。

【0039】

【発明の効果】本発明によれば、パネル製造時のプロセス精度をそれほど向上させなくても、輝度、色度のパネル間でのばらつきを押さえることができ、パネルの歩留りを向上させることができる。また同一のパネルを複数

使用し、1台の表示装置を構成する場合にも、すべてのパネルにおいて均一な輝度、色度を得ることができ、品質の向上を実現させることができる。

【図面の簡単な説明】

【図1】本発明の第1実施例としてのカラー・プラズマ・ディスプレイ装置の回路構成を示す図である。

【図2】図1の装置における各駆動波形を例示するタイミング図である。

【図3】本発明の第2実施例としてのカラー・プラズマ・ディスプレイ装置の回路構成を示す図である。

【図4】図3の装置における各駆動波形を例示するタイミング図である。

【図5】図3の装置における各駆動波形を例示するタイミング図である。

【図6】本発明の第3実施例としてのカラー・プラズマ・ディスプレイ装置の回路構成を示す図である。

【図7】図6の装置における各駆動波形を例示するタイミング図である。

【図8】図6の装置における各駆動波形を例示するタイミング図である。

【図9】本発明の第4実施例としてのカラー・プラズマ・ディスプレイ装置の回路構成を示す図である。

【図10】図9の装置における放電セルの部分の詳細な構成を示す図である。

【図11】本発明において維持パルスの回数を制御するための具体例を説明する図である。

【図12】従来技術におけるプラズマ・ディスプレイ装置の回路構成を例示する図である。

【図13】図12の装置における各駆動波形を例示するタイミング図である。

【符号の説明】

1…電源回路

2…制御回路

3…縦電極ドライバ

4…横電極ドライバ

5…パネル

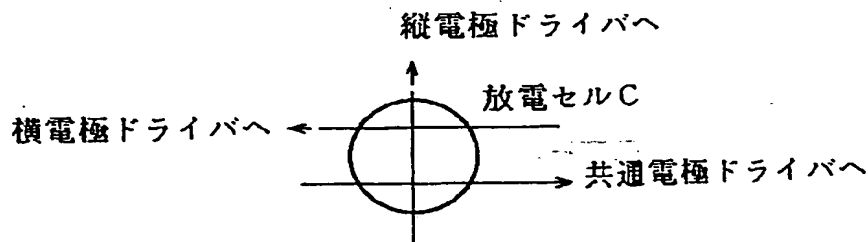
31, 32, 33…分割構成の縦電極ドライバ

41, 42, 43…分割構成の横電極ドライバ

44…共通電極ドライバ

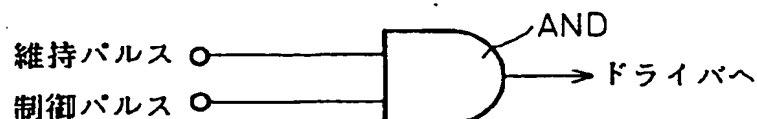
【図10】

図9の装置における放電セル部分の詳細な構成を示す図



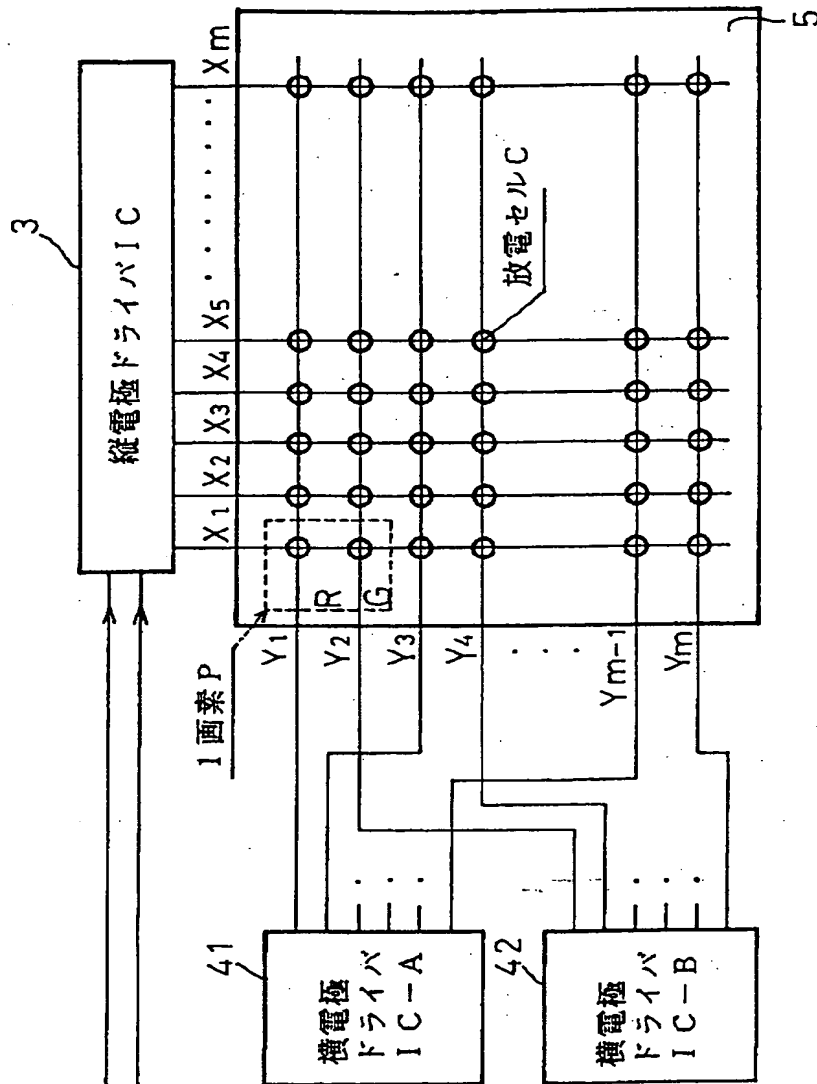
【図11】

維持パルスの数を制御するための具体例を説明する図



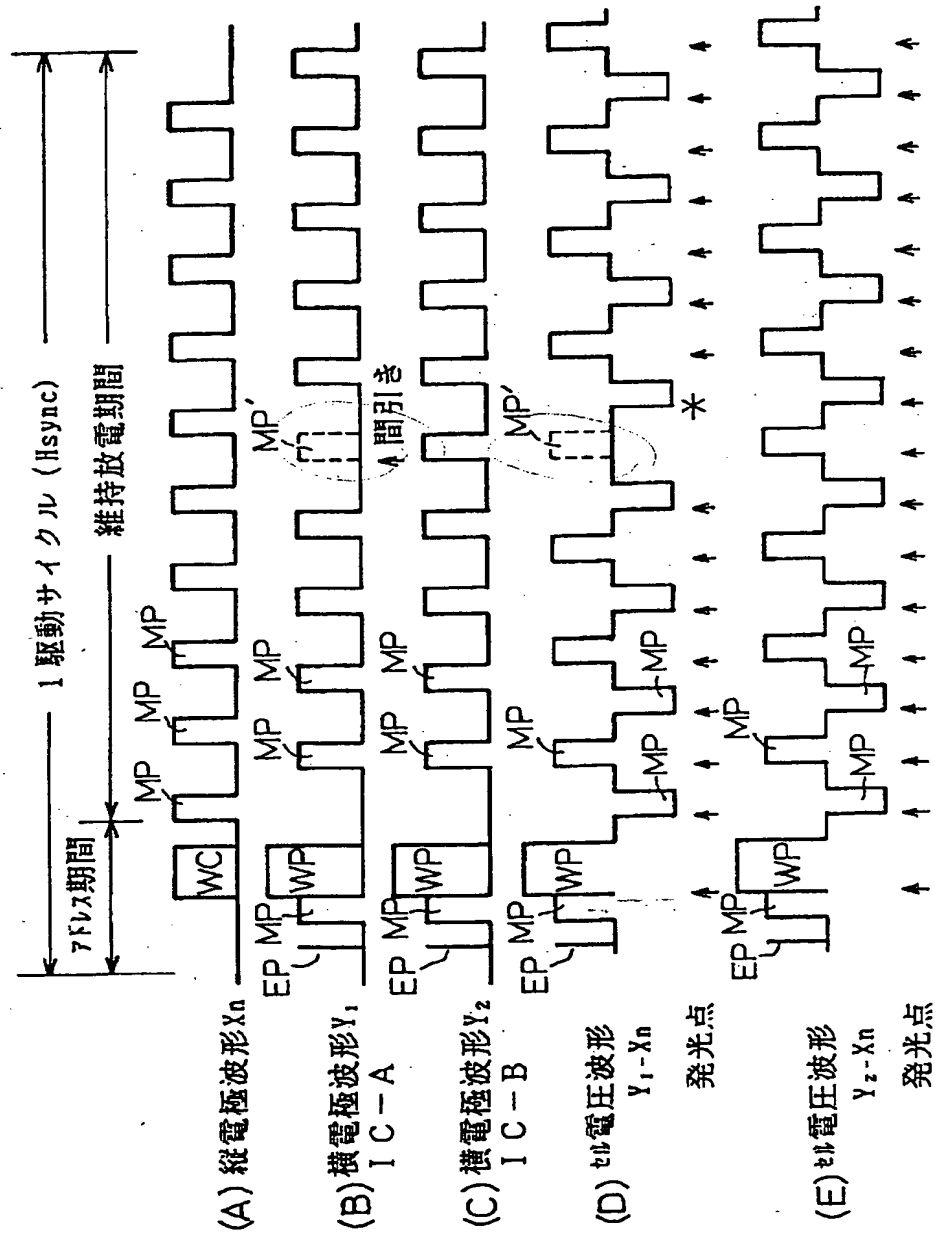
【図1】

本発明の第1実施例としてのカラー・プラズマ・ディスプレイ装置を示す図



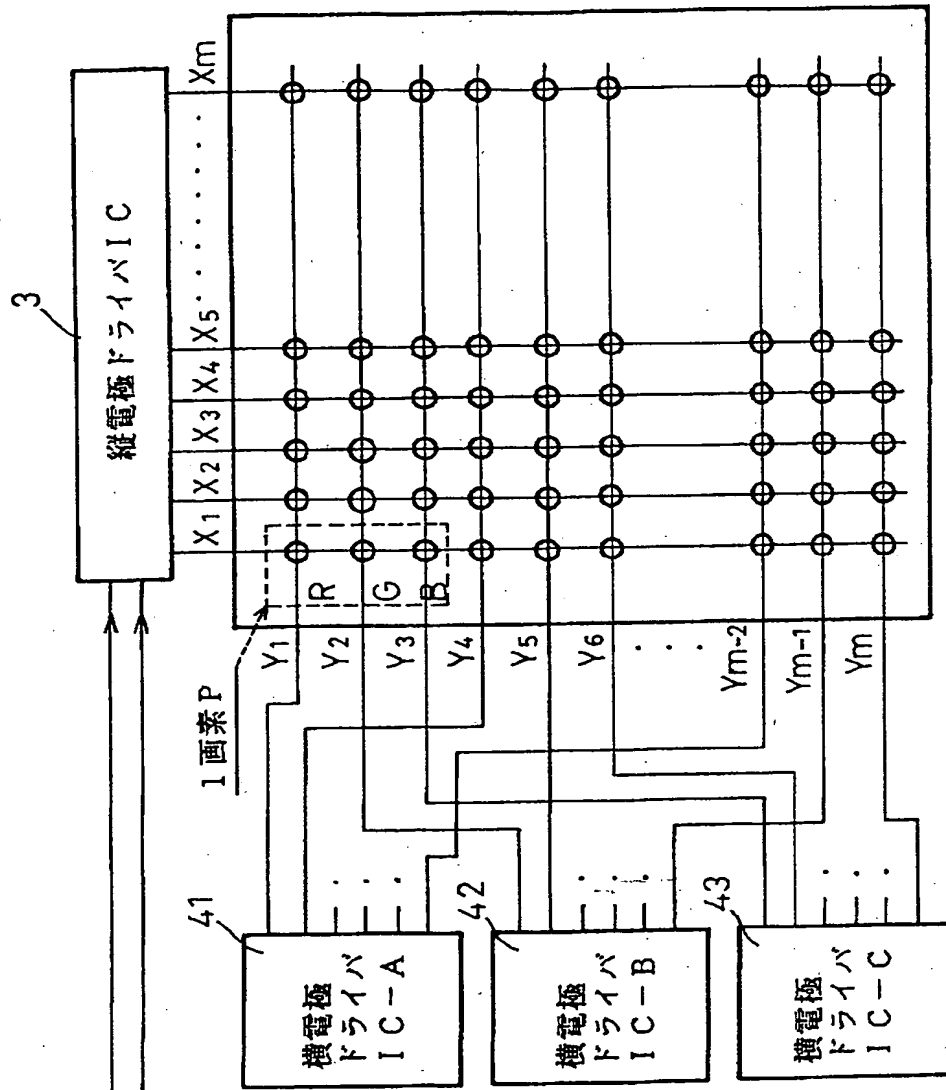
【図2】

図1の装置における駆動波形のタイミング図



【図3】

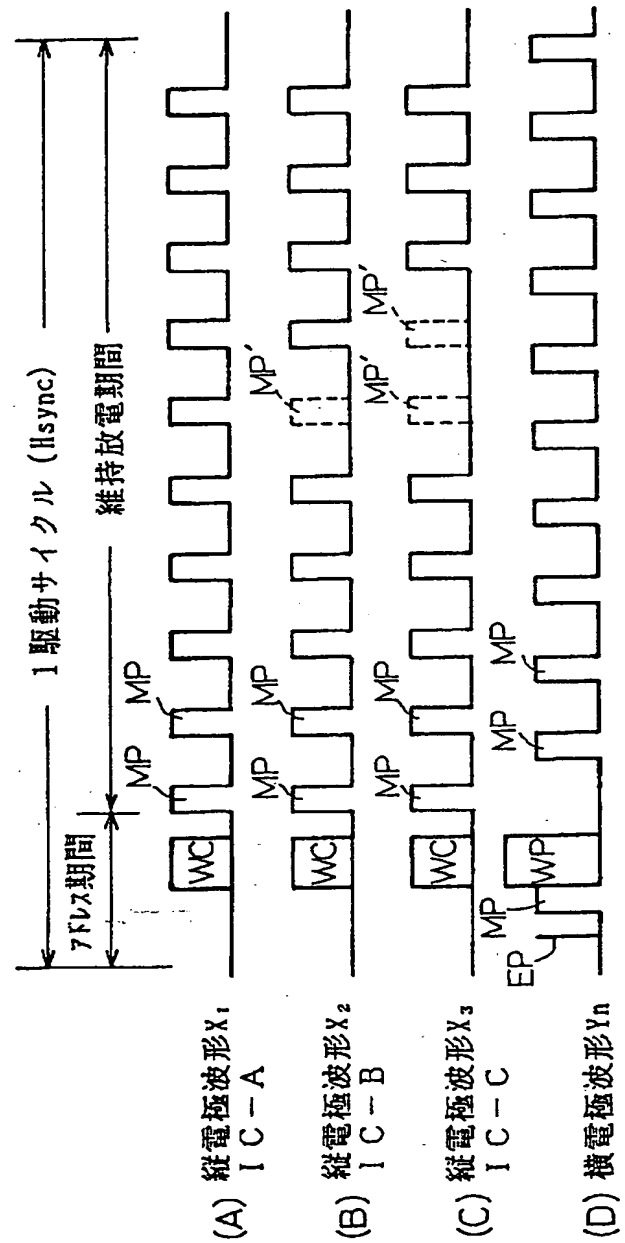
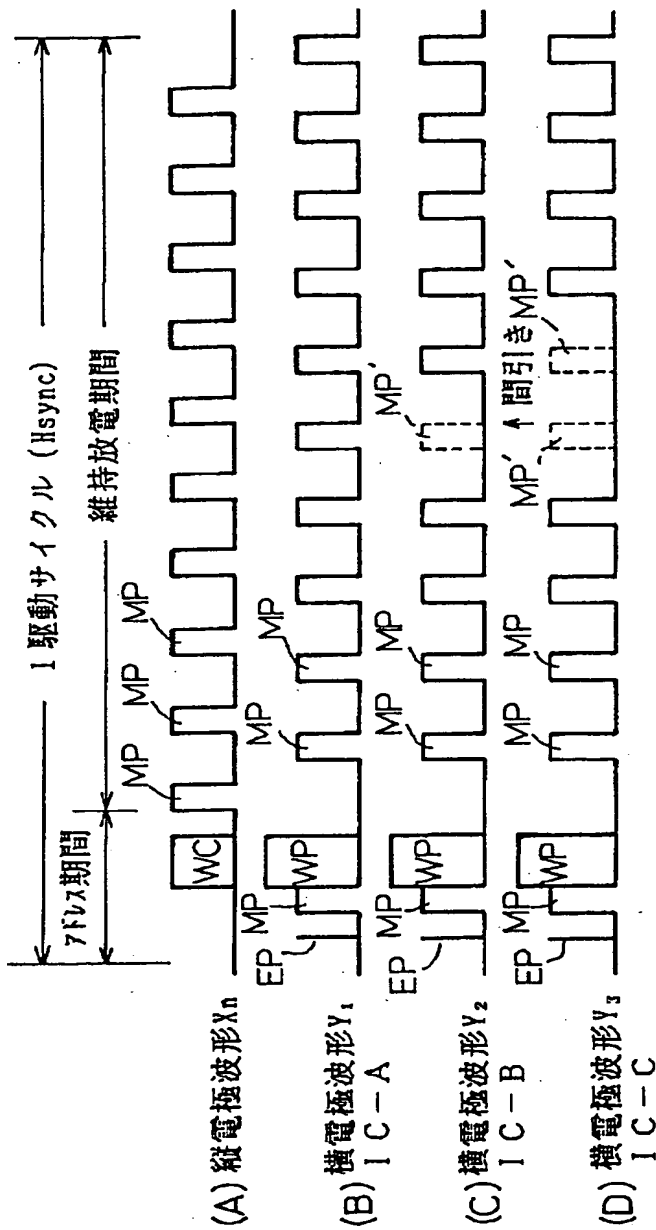
本発明の第2実施例としてのカラー・プラズマ・ディスプレイ装置を示す図



【図4】

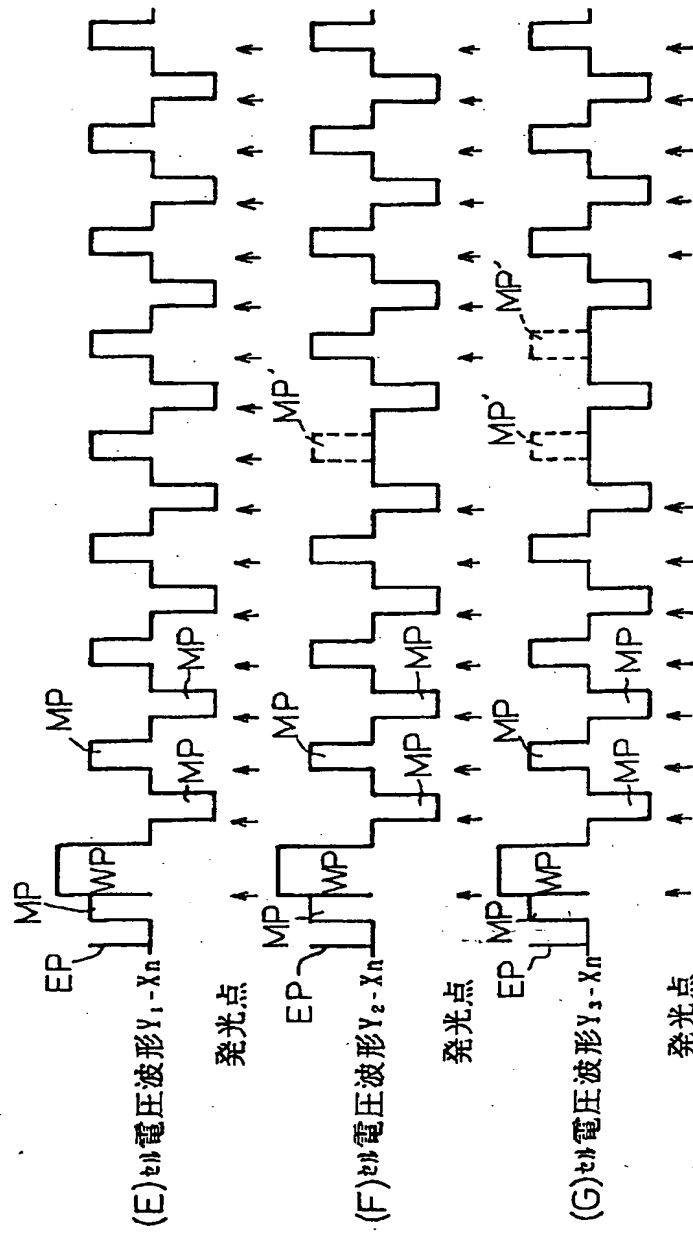
【図7】

図3の装置における駆動波形のタイミング図 図6の装置における駆動波形のタイミング図



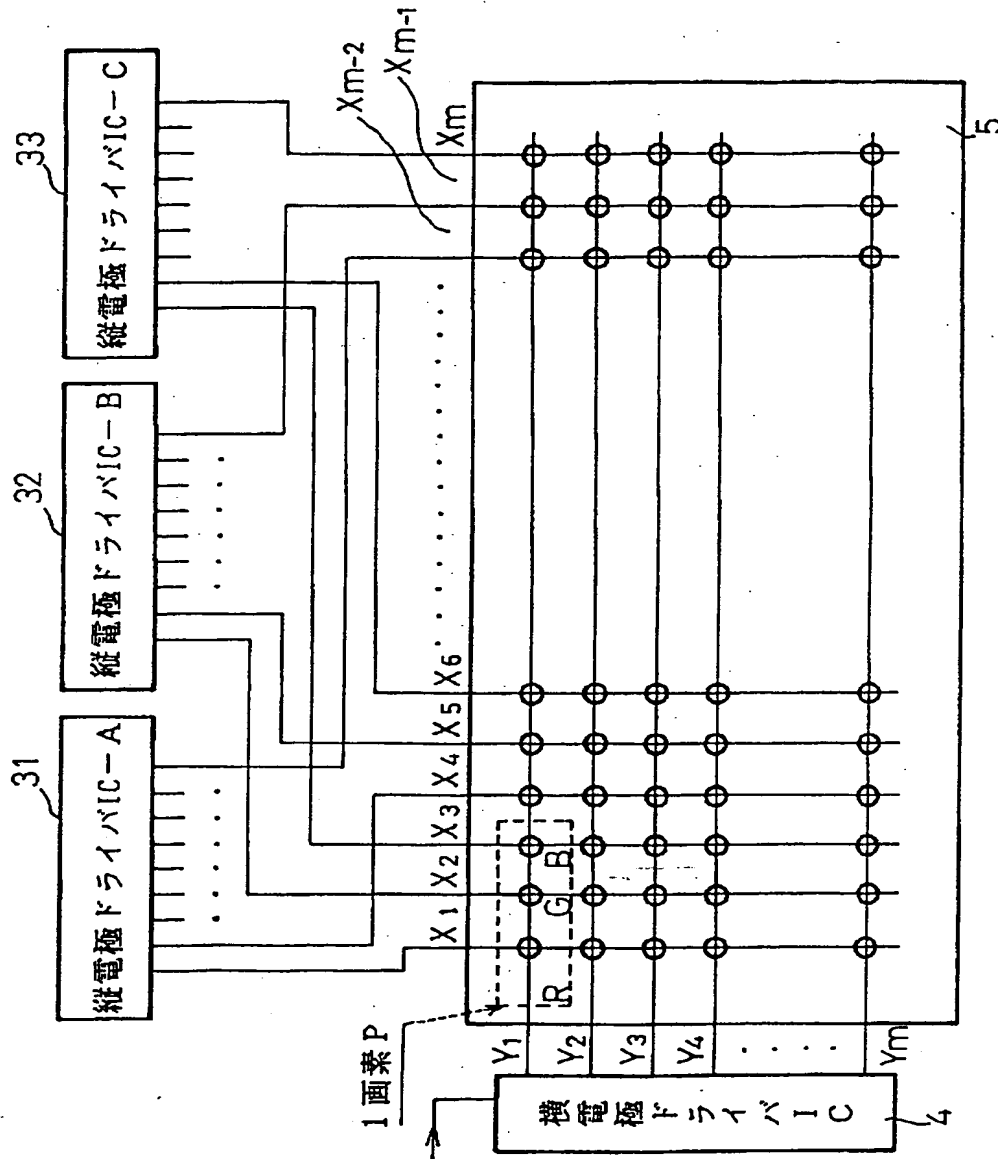
【図5】

図3の装置における駆動波形のタイミング図



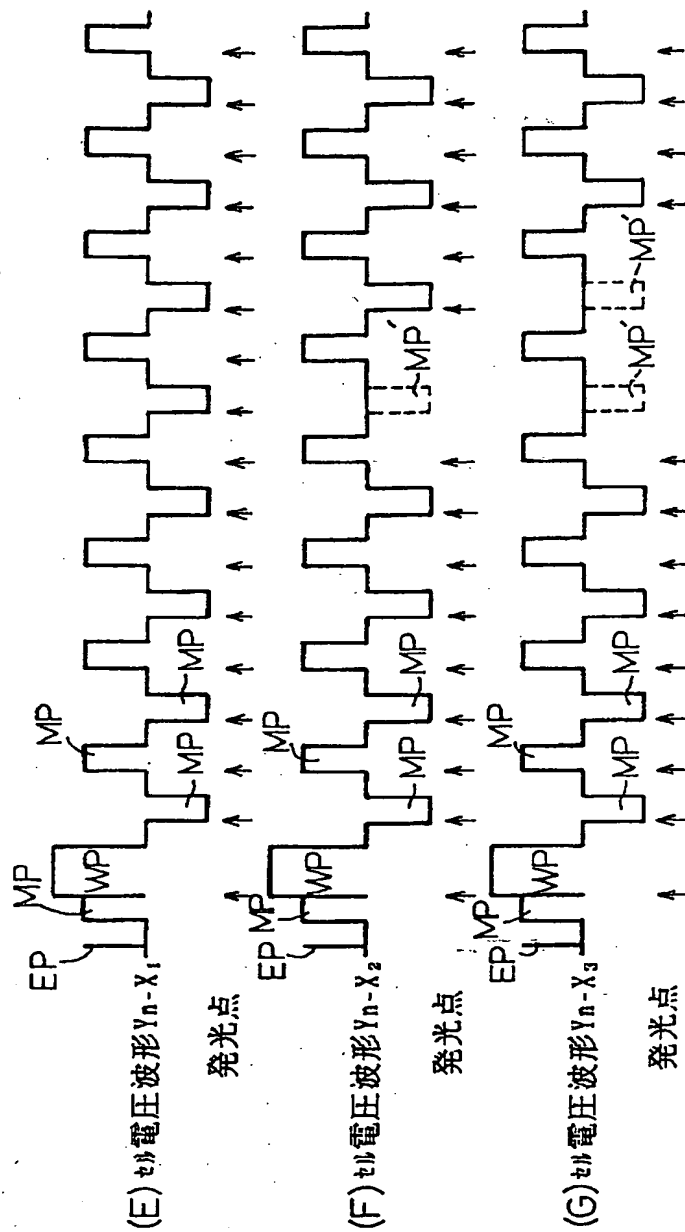
【図6】

本発明の第3実施例としてのカラー・プラズマ・ディスプレイ装置を示す図



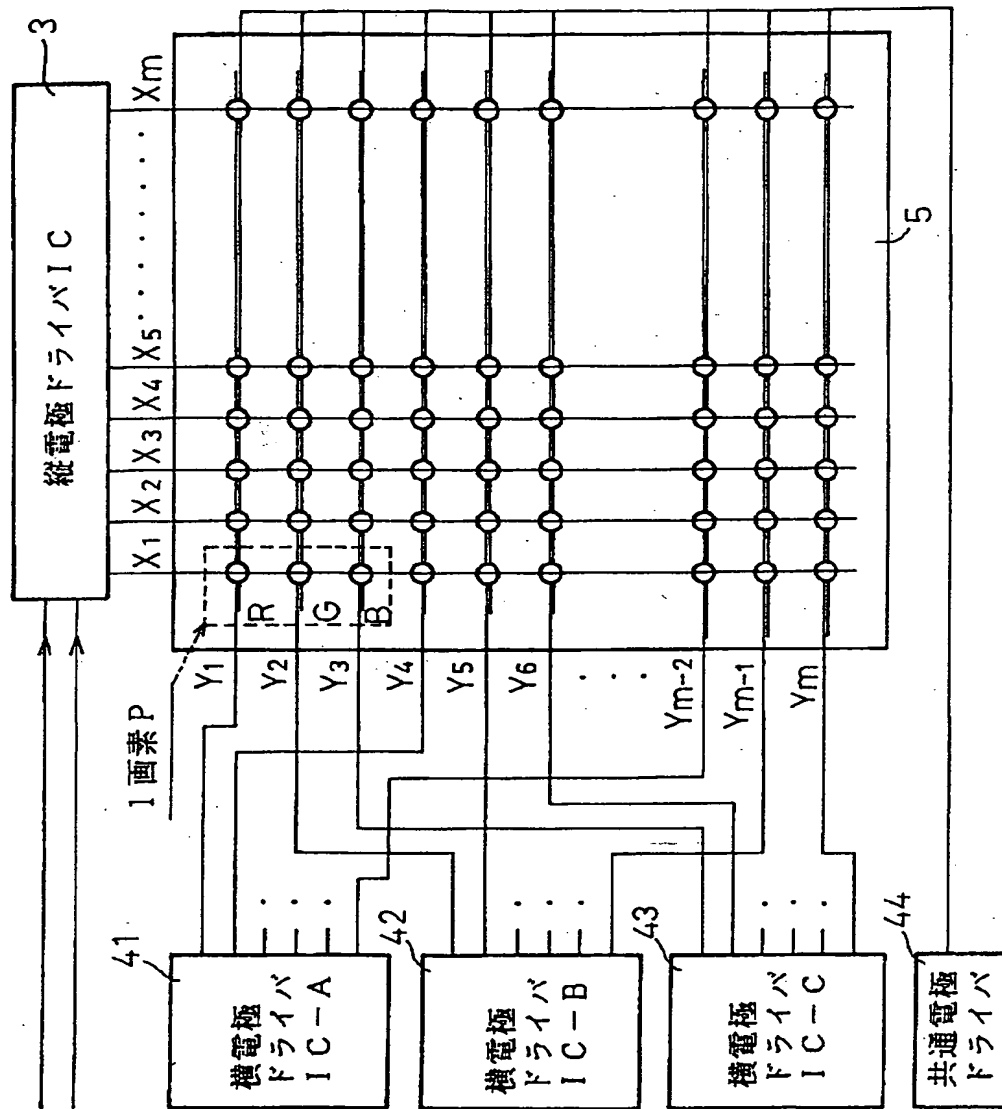
【図8】

図6の装置における駆動波形のタイミング図



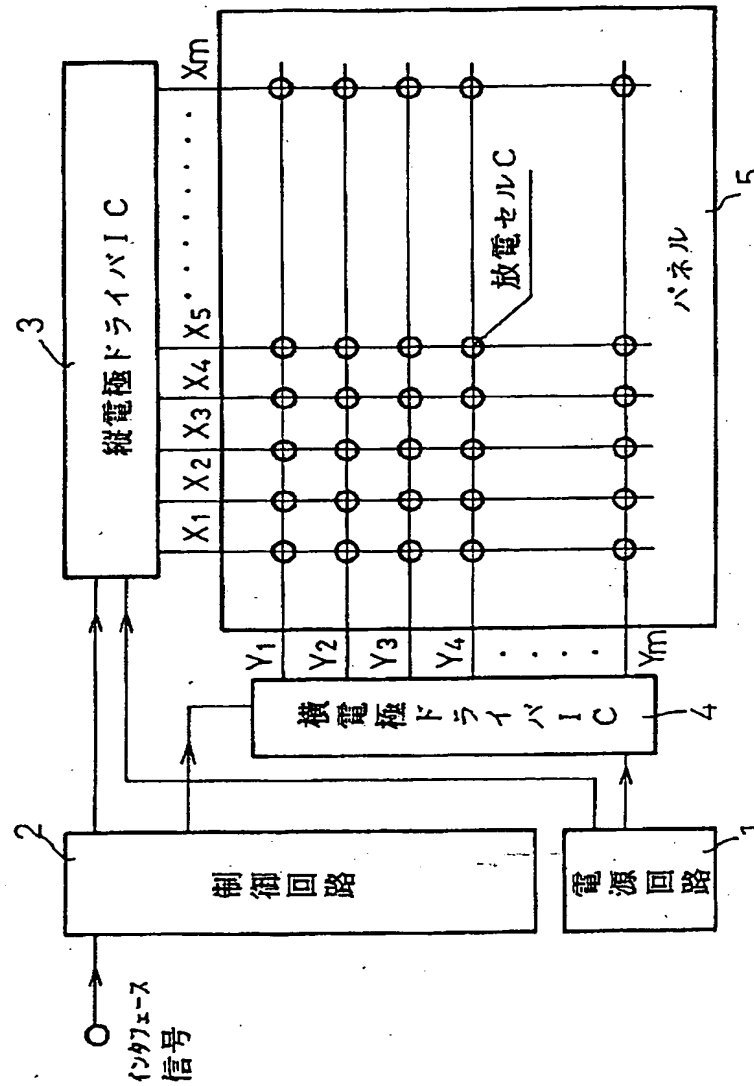
【図9】

本発明の第4実施例としてのカラー・プラズマ・ディスプレイ装置を示す図



【図12】

従来技術としてのプラズマ・ディスプレイ装置を例示する図



【図13】

図12の装置における駆動波形のタイミング図

